

# 審査結果の要旨

論文題目「ニューロン CMOS インバータを用いた連想メモリに関する研究」

学位申請者 原田 裕二郎

本論文は、記憶した膨大なデータの中から入力したデータと類似したデータを検索する機能メモリである連想メモリを、神経細胞と類似した機能を持った電子素子であるニューロン CMOS インバータを用いることにより高性能化することを目的に行われたものである。5種類の連想メモリが提案されており、それぞれの回路において所期の性能が得られることを、実チップを用いた実験および電子回路シミュレータ HSPICE を用いたシミュレーションにより示している。

論文の構成は、以下のとおりである。

第1章では、本研究の目的と背景、および本論文の構成と概要について述べられている。

第2章では、ハミング距離を指標に入力データに最も類似した参照データを検索することが可能な「ニューロン CMOS インバータを用いた最小ハミング距離検索連想メモリ」について述べられている。ニューロン CMOS インバータを用いた最小ハミング距離検索連想メモリは、ハミング距離をニューロン CMOS インバータのフローティングゲートの電圧に変換し、それを時間に変換することにより、検索を行っている。従来、ニューロン CMOS インバータを用いた回路では、ニューロン CMOS インバータの閾値電圧の変動、初期電荷の影響などのため誤動作を起こす事があったが、検索動作の前にフローティングゲートをニューロン CMOS インバータの出力に接続することにより、閾値電圧変動および初期電荷の影響を排除できることを明らかにしている。また、提案回路を集積化し実チップを用いた実験によりその動作を確認している。

第3章では、マンハッタン距離を指標として入力データに最も類似した参照データを検索することが可能な「ニューロン CMOS インバータを用いた最小マンハッタン距離検索連想メモリ」について述べられている。ニューロン CMOS インバータを用いた最小マンハッタン距離検索連想メモリは、マンハッタン距離をニューロン CMOS インバータのフローティングゲートの電圧に変換し、それを時間に変換することにより、検索を行っている。最小マンハッタン距離検索連想メモリにより、高速な検索動作が得られることを、HSPICE を用いたシミュレーションにより明らかにしている。

第4章では、最も類似したデータだけでなく、一定の類似範囲内のデータを全て検索可能な連想メモリについて述べられている。第2章の「ニューロン CMOS インバータを用いた最小ハミング距離検索連想メモリ」をさらに発展させた「範囲内ハミング距離検索連想メモリ」、および第3章の「ニューロン CMOS インバータを用いた最小マンハッタン距離検索連想メモリ」をさらに発展させた「範囲内マンハッタン距離検索連想メモリ」を提案している。範囲内ハミング距離検索連想メモリは、外部からハミング距離を指定することにより、そのハミング距離以内の参照データを全て検索することが可能である。また、「範囲内マンハッタン距離検索連想メモリ」は、外部からマンハッタン距離を指定、そのマンハッタン距離以内の参照データを全て検索することが可能である。2種類の範囲内距離検索連想メモリは、HSPICE を用いたシミュレーションにより、最小距離検索連想メモリと同等の性能が得られることを明らかにしている。

第5章では、2章の連想メモリの消費電力を削減した「クロックドニューロン CMOS インバータを用いた最小ハミング距離検索連想メモリ」について述べている。第2章の「ニューロン CMOS インバータを用いた最小ハミング距離検索連想メモリ」は、高速動作かつ従来の問題を解決する優位な特性を有しているが、ニューロン CMOS インバータのフローティングゲートの電圧が閾値

電圧付近になるため、消費電力が大きいという難点があった。これを解決するために、ニューロン CMOS インバータの代わりにクロックドニューロン CMOS インバータを用いることで、消費電力の削減が可能であることを明らかにしている。

第6章では、連想メモリに対して安定した制御クロック信号を供給するための回路である「デューティ比 50%の可変分周器とデューティ比 50%の分周比可変型デジタル位相同期ループ」について述べられている。連想メモリを始めとするメモリにおいて、制御クロックの周波数の安定性は回路の高い精度を保つために非常に重要である。提案する可変分周器は、その分周比に関係なく常にデューティ比 50%の出力が得られる。また、これを分周比可変型デジタル位相同期ループに用いた際には、入力周波数に関係なく常にデューティ比 50%の安定したクロック供給源として動作することを明らかにしている。

第7章では、本論文を総括している。提案した連想メモリおよびデューティ比 50%の分周比可変型デジタル位相同期ループから得られる結果をまとめると共に今後の検討課題について述べられている。

本論文は、神経細胞と類似した機能を持った電子素子であるニューロン CMOS インバータを用いることで、類似検索動作を行うメモリである連想メモリの性能を向上できることを明らかにした工学的に価値のある論文である。

以上の結果、本論文は学位論文として十分な内容を有するものと審査委員全員の一致で判定された。

したがって、申請者 原田 裕二郎は東海大学博士（工学）の学位を授与されるに値すると判断した。

#### 論文審査委員

主査	博士（工学）	清田 英夫	基盤工学部教授	（総合理工学研究科総合理工学専攻）
委員	博士（工学）	藤本 邦昭	基盤工学部教授	（総合理工学研究科総合理工学専攻）
委員	博士（工学）	石 岩	現代教養センター教授	（総合理工学研究科総合理工学専攻）
委員	博士（工学）	中嶋 卓雄	情報教育センター教授	（総合理工学研究科総合理工学専攻）
委員	博士（工学）	高橋 将徳	基盤工学部教授	（総合理工学研究科総合理工学専攻）